

中華民國經濟部智慧財產局

INTELLECTUAL PROPERTY OFFICE
MINISTRY OF ECONOMIC AFFAIRS
REPUBLIC OF CHINA

茲證明所附文件，係本局存檔中原申請案的副本，正確無訛，
其申請資料如下：

This is to certify that annexed is a true copy from the records of this
office of the application as originally filed which is identified hereunder:

申請日：西元 2003 年 09 月 09 日
Application Date

申請案號：092124948
Application No.

申請人：財團法人工業技術研究院
Applicant(s)

局長
Director General

蔡練生

發文日期：西元 2003 年 10 月 9 日
Issue Date

發文字號：09221020060
Serial No.

發明專利說明書

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※ 申請案號：

※ 申請日期：

※IPC 分類：

壹、發明名稱：(中文/英文)

高飽和輸出功率及高增益-頻寬乘積之累增崩潰光偵測器

An avalanche photo-detector (APD) with high saturation power, high gain-bandwidth product

貳、申請人：(共 1 人)

姓名或名稱：(中文/英文)

財團法人工業技術研究院

Industrial Technology Research Institute

代表人：(中文/英文) 翁政義 / Cheng-I Weng

住居所或營業所地址：(中文/英文)

新竹縣竹東鎮中興路四段一九五號

No. 195, Sec. 4, Chung Hsing Rd., Chutung, Hsinchu

國 籍：(中文/英文) 中華民國 / R.O.C.

參、發明人：(共 2 人)

姓 名：(中文/英文)

1. 許晉瑋 / Jin-Wei Shi

2. 劉致為 / Chee-Wee Liu

住居所地址：(中文/英文)

1. 台北市信義路六段 64 號 2 樓

2F., No.2, Sec.6, Shin-Yi Road, Taipei

2. 台北市興豐里 17 鄰興隆路二段 153 巷 1 弄 5 號 3F

3F., No.5, Alley 1, Lane 153, Sec.2 Hsing- Long Rd., Hsin Feng Li, Taipei

國 籍：(中文/英文) 1.2. 中華民國 / R.O.C.

肆、聲明事項：

☐ 本案係符合專利法第二十條第一項 ☐ 第一款但書或 ☐ 第二款但書規定之期間，其日期為： 年 月 日。

◎本案申請前已向下列國家（地區）申請專利 ☐ 主張國際優先權：

【格式請依：受理國家（地區）；申請日；申請案號數 順序註記】

1. 無

2.

3.

4.

5.

☐ 主張國內優先權（專利法第二十五條之一）：

【格式請依：申請日；申請案號數 順序註記】

1.

2.

☐ 主張專利法第二十六條微生物：

☐ 國內微生物 【格式請依：寄存機構；日期；號碼 順序註記】

☐ 國外微生物 【格式請依：寄存國名；機構；日期；號碼 順序註記】

☐ 熟習該項技術者易於獲得，不須寄存。

伍、中文發明摘要：

本發明係有關於一種能減少電容，降低操作電壓，減少載子傳輸時間，提高反應速度，減少暗電流，增加輸出功率之累增崩潰光偵測器((Avalanche Photodetectors, APD)。該累增崩潰光偵測器包括：一光吸收層(absorption)，係為參雜的第一半導體，用以吸收入射之光，並轉換為載子(carrier)；一累增層(multiplication)，係為未參雜第四半導體，接受載子以累增放大電流；一遮蔽緩衝層(field buffer layer)，係為參雜之第三半導體，且夾置於該光吸收層及該累增層之間，用以於偏壓時，集中電場於該累增層；以及一飄移層(drift layer)，係為一未參雜之第二半導體，並夾置於該遮蔽緩衝層(field buffer layer)與該光吸收層(absorption)之間，用以降低電容。

陸、英文發明摘要：

An avalanche photo-detector (APD) with high saturation power, high gain-bandwidth product, low noise, fast response, low dark current is disclosed. The avalanche photo-detector (APD) having a multi-layered structure includes: an absorption layer with graded doping, a undoped multiplication layer, a undoped drift layer sandwiched between the absorption layer and the multiplication layer for reducing the capacitance, and a field buffer layer sandwiched between the drift layer and the multiplication layer for concentrating the electric field in the multiplication layer.

柒、指定代表圖：

(一)本案指定代表圖為：圖(4)。

(二)本代表圖之元件代表符號簡單說明：

410 p型環形金屬	411 頂面圓孔	
420 吸光層	430 飄移層	
440 遮蔽緩衝層	450 累增層	470 n型環形金屬
480 保護層	490 基板	

捌、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

無

玖、發明說明：

【發明所屬之技術領域】

本發明係關於一種光偵測器，尤指一種適用於高速長距離光纖通信之累增崩潰光偵測器 ((Avalanche
5 Photodetectors, APD)。

【先前技術】

累增崩潰光偵測器 (Avalanche Photodetectors, APD) 在近年來 2.5GHz 或 10GHz 頻寬的光纖通信中為光接受器市場的主流。因為其有較高速 p-i-n 偵測器在需求頻寬下較高的敏感度、增益、響應度等等特點。和同樣有增益的光雙載子電晶體 (photo-transistor, HPT) 相比，APD 有較高的速度表現潛力，而且有較小的脈衝響應下降時間 (fall
10 time) 使得其在眼圖測試 (eye-diagram test)，和光纖通信商品化應用上都遠較 HPT 來得實用。而高速長距離光纖通信的市場中，高輸出功率-電頻寬乘積，和高效率-電頻寬乘積，為高速光偵測器發展中，其需要達到之最重要的兩個指標。然而之前所提出的累增崩潰光偵測器 (APD) 均無法同時兼顧兩項指標。

20 另一方面，於高速長距離光纖通信的市場中，三五族半導體為材料的元件一直是市場主流。雖然矽晶工業為電子工業的基石，其具有高良率，低成本，易整合等等優點，但是其能帶寬度、非間接能帶、相對上的低電子移動度卻使得其光電元件在光纖通信長波長附近 (1.3~1.55 μ m) 特性

表現遠遠較三五族元件來的差。在一般的三五材料中當累增崩潰發生時，電子、電洞的游離速度總是相差不多，然而在矽晶材料中 99%以上的產生載子均為電子。此項特性使得以矽為基板（Si based）的累增崩潰光偵測器（APD），
5 在元件電頻寬、噪音、增益等表現均較三五族為基板（III-V based）的 APD 來的優秀。然而矽的能帶寬卻使得以矽晶為材料的 APD 無法對光纖通信長波有所反應。如前所述，為了解決這個問題，使用 InGaAs 為光吸收層再利用晶圓融合（Wafer Bonding）技術黏接上 Si 累增崩潰層的分離式
10 吸收崩潰 APD，已經被發表。例如先前美國專利 U. S. Pat. No. 6465803 所述之傳統的 InGaAs 融接 Si 之 APD（InGaAs fused Si APD）即是。然而此種晶圓融合（Wafer Bonding）的元件之一些先天缺點，例如高製程成本，高暗電流，Si 和 InGaAs 因熱擴張係數不同 wafer 易破裂之特性，
15 一直無法有效地解決。另一種使用矽鍺合金為吸光層材料並以矽為累增層材料，應用在通信波長的 APD 結構如 U. S. Pat. No. 6459107 專利所述，其提出一種新穎以 SiGeC 為吸光層的長波長之累增崩潰光偵測器。但是該累增崩潰光偵測器仍然具有高操作電壓和高系統電容，且 SiGeC 無法直接成長出較厚吸光層，對於實際應用及製造上，仍較為困難。

【發明內容】

本發明之主要目的係在提供一種可用四族或三五族材料均可實現的累增崩潰光偵測器 (APD)，俾能減少電容，降低操作電壓，加快光激發載子傳輸速度，提高反應速度，減少暗電流，提高輸出功率以及增加增益-頻寬乘積。

5 為達成上述目的，本發明累增崩潰光偵測器 (APD)，包括：一光吸收層 (absorption)，係為第一半導體，用以吸收入射之光，並轉換為載子 (carrier)，且該光吸收層 (absorption) 為漸變重摻雜 (graded doping) 以製造一內建電場；一累增層 (multiplication)，係為未參雜之第二半導體，
10 以接受載子以累增放大電流；一遮蔽緩衝層 (field buffer layer)，係為第三半導體，且夾置於該光吸收層及該累增層之間，用以於偏壓時，集中電場於該累增層；以及一飄移層 (drift layer)，係為一未參雜之第四半導體，並夾置於該遮蔽緩衝層 (field buffer layer) 與該光吸收層 (absorption) 之
15 間，用以降低電容。

本發明之第一半導體，第二半導體，第三半導體及第四半導體可同時為三五族、三五族合金、四族、或是四族合金半導體材料。較佳為第一半導體，第二半導體，第三
20 半導體及第四半導體同時為四族半導體材料或三五族半導體材料。本發明之第一半導體光吸收層，遮蔽緩衝層之第三半導體較佳為第一導電型 (例如 p 型)，而連接累增層 (multiplication) 之基板較佳為第二導電型 (例如 n 型)，第二半導體累增層，和第四半導體飄移層較佳為非參雜。

【實施方式】

本發明累增崩潰光偵測器(APD)可選擇性地更包含一第一導體層及第二導體層，用以連接並導通該光吸收層或該累增層，其中該光吸收層(absorption)位於該第一導體層及該飄移層(drift layer)之間，且該累增層位於該第二導體層及該遮蔽緩衝層(field buffer layer)之間。本發明累增崩潰光偵測器(APD)之光吸收層為漸變重摻雜，以建立一內建之電場。以p型矽光吸收層為例，摻雜之濃度由接近磊晶層表面之一方向接近磊晶層底部之一方遞減。本發明累增崩潰光偵測器(APD)可選擇性地更包含一第一波導層及第二波導層，該光吸收層(absorption)位於該第一波導層及該飄移層(drift layer)之間，且該累增層位於該第二波導層及該遮蔽緩衝層(field buffer layer)之間。本發明累增崩潰光偵測器可選擇性地更包含一第一多層反射鏡組及一第二層反射鏡組，其中該光吸收層(absorption)及該累增層(multiplication)係夾置於該第一多層反射鏡組及第二層反射鏡之間，更佳為該第一多層反射鏡組及一第二層反射鏡組為分佈式布拉格反射鏡。本發明累增崩潰光偵測器可選擇性地更包含一側邊覆蓋式的電洞弛張層322 (relaxation layer)，用以環繞接觸該光吸收層(absorption)，並連接該光吸收層(absorption)及該第一導體層，以捕捉該光吸收層(absorption)弛張之電洞至該第一導體層，更佳為該電洞弛張層為P⁺-Ge，P⁺-SiGe。本發明累增崩潰光偵測器之光吸收層(absorption)，可為重參雜或較佳為為漸變重摻雜

(graded doping)以製造一內建電場，加快電子傳輸，縮短電子在吸光層的傳輸時間。本發明累增崩潰光偵測器光吸收層可用任何三五族、三五族合金、四族、或是四族合金半導體材料實現。為了達成以矽晶為基板，低製作成本的優點，該光吸收層較佳為以Si或 $\text{Si}_x\text{C}_{1-x}$ 為能障而以 $\text{Si}_x\text{Ge}_{1-x}$ 為能井的量子井或疊晶格，或是以Si或 $\text{Si}_x\text{C}_{1-x}$ 為能障或遮蓋層(cap layer)而以Ge為材料的量子點，其中 $0 < x < 1$ 。本發明累增崩潰光偵測器之該光吸收層，該累增層(multiplication)，該遮蔽緩衝層(field buffer layer)，該飄移層(drift layer)可同時為四族半導體或四族半導體合金，或同時為三五族半導體或三五族半導體合金。舉例來說本發明累增崩潰光偵測器的累增層(multiplication)可為未參雜之矽層，該飄移層(drift layer)同時為未參雜之矽層，且該遮蔽緩衝層(field buffer layer)同時為p型或n型摻雜之矽層，或者該光吸收層為p型InGaAs，且該飄移層(drift layer)同時為未參雜之InP，該遮蔽緩衝層(field buffer layer)同時為p型InAlAs，該累增層同時為無參雜之InAlAs，該基板可為n型之InP或是一層n型的InP半導體層加上一半絕緣的InP基板。本發明累增崩潰光偵測器之該光入射方向無限制，較佳為該光入射方向與該光載子傳播平均方向垂直，近乎垂直，平行或近乎平行。本發明累增崩潰光偵測器(APD)所需求的磊晶層結構形成之方法無限制，可為任何習磊晶成長方法，較佳為使用超真空化學氣

相沈積UHV-CVD，低壓化學氣相沈積LP-CVD，或分子束磊晶MBE的方法成長在半導體基板上。

為能讓貴審查委員能更瞭解本發明之技術內容，特舉累增崩潰光偵測器(APD)較佳具體實施例說明如下。

5 請參照本發明之圖1及圖4。本發明之圖1為本發明累增崩潰光偵測器(APD)之以矽和矽鍺合金為材料的能帶分佈圖，圖4為本發明具體累增崩潰光偵測器(APD)之橫截面示意圖。本發明具體累增崩潰光偵測器(APD)具有p型金屬導電層110，410，吸光層120，420，飄移層130，430，電場遮蔽層（或遮蔽緩衝層）140，440，上、下波導包覆層160，180。及累增層(multiplication layer)150，450及n型金屬導電層170，470。本發明累增崩潰光偵測器(APD)係採用應力補償方法及漸變重摻雜(graded doping)（即在長晶時隨著晶體厚度的改變也同時改變參雜的濃度）成長吸光層120，420。在本實施例中使用SiC在矽基板成長時做為延伸（tensile）應力層122，而SiGe在矽基板成長時做為收縮（compressed）應力層121，同時成長這兩層磊晶形成交錯疊接之super-lattice疊晶格，使能達成應力平衡的效應進而將磊晶層長厚。而漸變重摻雜(graded doping)成長吸光層120，可以製造一內建電場加快電子傳輸，是以可以縮短電子在吸光層120的傳輸時間。另一方面，SiC/SiGe量子井或疊晶格based偵測器導帶差小，也不會阻礙電子傳輸，所以較短的電子傳輸時間是可以被預期的。圖1之元件與傳統量子井或疊晶格以矽晶為基底的光偵測器相比，本

發明圖1之元件能夠大幅改善其速度表現。因為在本發明圖1之元件中吸光層為p type 漸變重參雜，再加上適當的設計疊晶格結構，光激產生載子會以次皮秒的時間直接弛張到接點表面，不會限制元件反應速度。再者，本發明圖1之元件之設計也有解決電洞在一般SiC/SiGe 量子井或疊晶格based偵測器因為大的價帶差累積的缺點。除此之外，因為吸光層漸變重參雜也解決了其可能崩潰增加暗電流的缺點。本發明圖1之元件使用一漸變重參雜graded doped結構製造一內建電場，所以可以加快電子傳輸，徹底解決了載子傳輸問題，使得本發明在低增益操作時有超高速表現(>40GHz)。本發明圖1之元件只牽涉到電子的傳輸過程，如此便有增加元件最大可輸出電功率的優點。更有甚者，本發明圖1之元件磊晶層結構和少了射極(emitter)的SiGe based DHBT相當類似，可以共同建立於同一基板，故開創了Si based OEIC 的可能性。

而本實施例與傳統累增崩潰光偵測器(APD)結構上尚有相當大之差異。其最大之差異，是在崩潰層中多了未參雜的飄移層(drift layer)130(例如矽磊晶層或是漸變帶溝的SiGe磊晶層)。該飄移層(Drift Layer)130係用磊晶成長無參雜，但帶寬較寬的半導體材料層來降低系統電容。飄移層(drift layer)130最主要的功能就是降低系統電容，並提供足夠的電場將傳輸電子快速掃除，以大幅增進元件操作速度。在本實施例中，該飄移層(drift layer)130為未摻雜之矽層。而電場遮蔽層(或遮蔽緩衝層)140係用磊晶成長參雜

或離子佈值方式製造出同樣重參雜態(p型或n型)，但帶寬較寬的半導體材料層(Electric Field Buffer Layer)來防止吸光層120和飄移層130的崩潰。在本實施例中，該電場遮蔽層（或遮蔽緩衝層）140為p型(或n型)摻雜之矽層。當圖1
5 元件操作時，電場會因為電場遮蔽層(Field buffer layer)140的關係集中在較薄的累增層(multiplication layer)150，操作電壓便可有效降低。綜上所述，在吸光層和累增層結構上的革命性突破後，圖1或圖4中的元件便能夠有低操作電壓，高操作速度，高飽和功率，高增益頻寬乘積，低暗電
10 流、噪音等等表現。

請參照本發明之圖2及圖4。本發明之圖2為本發明累增崩潰光偵測器(APD)又一實施例之能帶分佈圖。圖2係表示三五材料之本發明累增崩潰光偵測器(APD)，本實施例具體累增崩潰光偵測器(APD)具有p型波導包覆層210，吸
15 光層220，飄移層230，電場遮蔽層（或遮蔽緩衝層）240，累增層(multiplication layer)250及n型波導包覆層 260，及n型金屬接觸層280，p型金屬接觸層270。本實施例三五材料的累增崩潰光偵測器(APD)例子中，係以InAlAs為累增崩潰層250，因為InAlAs累增崩潰發生時，其電子數目仍遠
20 大於電洞數目。而此優異特性和矽晶材料類似，是以選擇InAlAs做為累增崩潰層250。在本實施例中，傳輸層（或飄移層）230係使用未摻雜InP材料，因其對於光通信波長不反應而且具有極高的電子移動度，可有效降低元件電容增進電子傳輸速度。在本實施例中，吸光層220使用的是

InGaAs材料，因為InGaAs和矽鍺材料相比其對光通信操作波長有極強的吸收和超大的電子移動度。在本實施例中吸光層220之InGaAs材料，也是有漸變重摻雜(graded doping)，用以製造一內建電場，加速掃除載子（例如電子）。在本實施例中，電子阻擋層212為InGaAsP，因InGaAsP可避免電子逆向擴散到p型波導包覆層210。而電場遮蔽層（或遮蔽緩衝層）240係用磊晶成長參雜或離子佈置方式製造出同樣重參雜態(p型或n型)，但帶寬較寬的半導體材料層InAlAs (Electric Field Buffer Layer)來防止吸光層220和飄移層230的崩潰。而為了光波導的目的，在本實施例中使用折射率較InGaAs 和InP為低的InAlAs，InAlGaAs，或是InGaAsP作為光波導的包覆層210，260。本發明之本實施例之結構與操作方式與前一實施例相類似，僅材料係以三五族半導體材料為主。

請參照本發明之圖3。圖3為本發明之又一具體實施例。其層狀結構與圖1所示者相同，但是在量子井的側面使用再磊晶(re-growth)的方法成長出能帶帶溝相等或小於量子井中能井材料之帶溝的電洞弛張層322，如此便能夠藉由橫向弛張傳導，將電洞弛張到表面。用以解決在圖1中光吸收層320的量子井位障層有時因不得已而需要太厚時，電洞被捕捉無法弛張到外面接點的問題。於本實施例中，該電洞弛張層322為P⁺-Ge或P⁺-SiGe。

請參照本發明之圖4。圖4為本發明之一具體實施例。其層狀結構與圖1所示者類似(無光導包覆層，160、180)，

但是係使用簡單的蝕刻基台加上垂直入射的(etch mesa)結構實現在n⁺-Si基板490上。圖4實施例具體累增崩潰光偵測器(APD)具有p型環形金屬410，吸光層420，飄移層430，電場遮蔽層（或遮蔽緩衝層）440，累增層(multiplication layer)450及n型環形金屬470。圖4累增崩潰光偵測器(APD)所需求的磊晶層結構可使用超真空化學氣相沈積UHV-CVD，低壓化學氣相沈積LP-CVD，或分子束磊晶MBE的方法成長在n⁺ Si基板上。在蝕刻基台的元件側面上並可以選擇性地使用SiO₂ 或高分子聚合物PMGI 保護層(passivation)480以減低暗電流或減輕側邊崩潰的可能性。在本實施例中，n⁺或p⁺的環形金屬410，470均作在同一平面上以利元件高速量測。入射的光信號從元件正面（或頂面）圓孔411入射（經過p的環形金屬接觸）。

請參照本發明之圖5。圖5為本發明之又一具體實施例。圖5實施例具體累增崩潰光偵測器(APD)具有p型金屬導電層510，多層分佈式布拉格反射鏡(Distributed Bragg Reflector)511，吸光層520，飄移層530，電場遮蔽層（或遮蔽緩衝層）540，累增層(multiplication layer)550，及n型金屬導電層570。其層狀結構與圖1或圖4所示者相同，但是將所需的磊晶層和元件結構製作在SOI (Silicon On Insulator)基板590上，再於吸光層520上使用化學氣相沉積(CVD)或電子束蒸鍍的方法鍍上在操作光波長具有高反射率的多層分佈式布拉格反射鏡(Distributed Bragg Reflector)511。如此入射的光信號從基板590底部入射通過

半反射的SiO₂層後便會因為光學共振形成的關係，使得光在共振腔內來回被吸光層520充分被吸收，偵測器的量子效益也應此增加。當然元件的磊晶層總厚度也必須設計在共振光二分之一光波長的整數倍。

5 請參照本發明之圖6及圖7。圖6及圖7為本發明之又一具體實施例，其層狀結構與圖4所示者類似，但因以行波式偵測器的結構實現所以多了光波導包覆層160、180、210、260，如圖1,2所示。圖6實施例具體累增崩潰光偵測器(APD)具有p型光波導包覆層610，吸光層620，飄移層630，電場
10 遮蔽層（或遮蔽緩衝層）640，累增層(multiplication layer)650及n型金屬導電層670。圖7實施例具體三五族累增崩潰光偵測器(APD)具有p型光波導包覆層710，700 p型金屬接觸層，吸光層720，飄移層730，電場遮蔽層（或遮蔽緩衝層）740，累增層(multiplication layer)750，n型光波導
15 包覆層760，及n型導電層770，p型電子阻擋層780。。其使用波導結構可藉由適當調整元件長度便可得到最佳的增益頻寬和頻寬效率乘積。綜上所述此發明的APD，可為一般的垂直入射器結構，使光激發載子的傳輸方向和入射光方向平行，並在元件主動區磊晶層(photo-absorption layer,
20 electric field buffer layer, drift layer, multiplication layer)的表面和底部使用磊晶、化學氣相沉積、或蒸鍍的方式製作出對操作波長能夠有共振反射的多層布拉格反射鏡，並製作在SOI基板上。此發明的另一種結構為行波式結構，

其元件的磊晶層形成對入射光波導的光波導管，而電極則排列成可以波導微波電信號的電極結構。

在系統整合方面，本發明之光偵器結構，可以用 re-growth 的方法或預先在吸光層的上方長出一和下方吸光層參雜型態相反，並且能帶帶寬較吸光層為寬的半導體層，來當作雙異質接面電晶體的射極或集極，如此便可以和 DHBT 電晶體或 DHBT 電晶體所構成之電路作單晶積體化結合。而在 APD 中的 Electric Field Buffer Layer 可用離子佈值的方式達成。這種 DHBT, APD 整合技術，可以用所有三五族、三五族合金、四族、或是四族合金半導體材料實現。如圖 8 及圖 9 的方法為使用矽晶和四族合金半導體以垂直入射器結構和共振式垂直入射器結構將累增崩潰光偵測器 APD 801，901 及雙極性電晶體 DHBT 802，902 在重參雜的矽基板，或是 SOI 基板上實現。

15

上述實施例僅係為了方便說明而舉例而已，本發明所主張之權利範圍自應以申請專利範圍所述為準，而非僅限於上述實施例。

20 【圖式簡單說明】

圖 1 係本發明以四族合金材料為例之能帶分佈圖。

圖 2 係本發明又以三五族合金材料為例之能帶分佈圖。

圖 3 係本發明又一較佳實施例之橫剖面示意圖。

圖 4 係本發明又一較佳實施例之橫剖面示意圖。

圖5係本發明又一較佳實施例之橫剖面示意圖。

圖6係本發明又一較佳實施例以四族合金材料為例之橫剖面示意圖。

5 圖7係本發明又一較佳實施例以三五族合金材料為例之橫剖面示意圖。

圖8係本發明實施例與一雙極性電晶體整合於一SOI基版之橫剖面示意圖。

圖9係本發明另一實施例與一雙極性電晶體整合於一SOI基版之橫剖面示意圖。

10

【圖號說明】

110 p型金屬導電層	120 吸光層	121 收縮應力層
122 延伸應力層	130 飄移層	
140 遮蔽緩衝層	150 累增層	160 n型波導包覆層
170 n型金屬導電層	180 p型波導包覆層	
210 p型波導包覆層	212 電子阻擋層	260 n型波導包覆層
220 吸光層	230 飄移層	270 n型金屬接觸層
240 遮蔽緩衝層	250 累增層	
	280 p型金屬接觸層	

310 p型金屬導電層	320 吸光層	322 電洞弛張層
410 p型環形金屬	411 頂面圓孔	
420 吸光層	430 飄移層	
440 遮蔽緩衝層	450 累增層	470 n型環形金屬
480 保護層	490 基板	
510 p型金屬導電層	511 布拉格反射鏡	
520 吸光層	530 飄移層	
540 遮蔽緩衝層	550 累增層	570 n型金屬導電層
580 保護層	590 基板	
610 p型波導包覆層		
620 吸光層	630 飄移層	
640 遮蔽緩衝層	650 累增層	670 n型金屬導電層
710 p型波導包覆層	700 p型金屬接觸層	760 n型波導包覆層
720 吸光層	730 飄移層	780 電子阻擋層
740 遮蔽緩衝層	750 累增層	770 n型金屬接觸層
801 累增崩潰光偵測器		802 雙極性電晶體
901 累增崩潰光偵測器		902 雙極性電晶體
902 布拉格反射鏡		

拾、申請專利範圍：

1. 一種累增崩潰光偵測器 (APD)，包括：

一光吸收層(absorption)，係為第一半導體，用以吸收
入射之光，並轉換為載子(carrier)，且該光吸收層
5 (absorption)為漸變重摻雜(graded doping) 或重摻雜

一累增層(multiplication)，係為未參雜之第二半導體，
以接受載子以累增大電流；

一遮蔽緩衝層(field buffer layer)，係為第三半導體，
且夾置於該光吸收層及該累增層之間，用以於偏壓時，集
10 中電場於該累增層；以及

一飄移層(drift layer)，係為一未參雜之第四半導體，
並夾置於該遮蔽緩衝層(field buffer layer)與該光吸收層
(absorption)之間，用以降低電容。

2. 如申請專利範圍第1項所述之累增崩潰光偵測器
15 (APD)，其更包含一第一導體層及第二導體層，該光吸
收層(absorption)位於該第一導體層及該飄移層(drift layer)
之間，該光吸收層(absorption)位於該第一導體層及該飄移
層(drift layer)之間，且該累增層位於該第二導體層及該遮
蔽緩衝層(field buffer layer)之間。

20 3. 如申請專利範圍第1項所述之累增崩潰光偵測器
(APD)，其更包含一第一波導層及第二波導層，該光吸
收層(absorption)位於該第一波導層及該飄移層(drift layer)
之間，，且該累增層位於該第二波導層及該遮蔽緩衝層
(field buffer layer)之間。

4. 如申請專利範圍第1項所述之累增崩潰光偵測器 (APD)，其更包含一第一多層反射鏡組及一第二層反射鏡組，其中該光吸收層 (absorption) 及該累增層 (multiplication) 係夾置於該第一多層反射鏡組及第二層反射鏡之間。

5. 如申請專利範圍第2項所述之累增崩潰光偵測器 (APD)，其更包含一側邊覆蓋式電洞弛張層，用以環繞接觸該光吸收層 (absorption)，並連接該光吸收層 (absorption) 及該第一導體層，以捕捉並弛張該光吸收層 (absorption) 之電洞至該第一導體層。

6. 如申請專利範圍第1項所述之累增崩潰光偵測器 (APD)，其中該光吸收層為重複交錯之多層應力平衡疊晶格。

7. 如申請專利範圍第1項所述之累增崩潰光偵測器 (APD)，其中該光吸收層，該累增層 (multiplication)，該遮蔽緩衝層 (field buffer layer)，該飄移層 (drift layer) 為四族半導體或四族半導體合金。

8. 如申請專利範圍第1項所述之累增崩潰光偵測器 (APD)，其中該光吸收層，該累增層 (multiplication)，該遮蔽緩衝層 (field buffer layer)，該飄移層 (drift layer) 為三五族半導體或三五族半導體合金。

9. 如申請專利範圍第1項所述之累增崩潰光偵測器 (APD)，其中該光吸收層為p型或n型之漸變重摻雜或重

摻雜之SiGe，SiGeC，SiC/ SiGe多層疊晶格，Si/SiGe多層疊晶格，Si/Ge量子點(quantum dot)。

10. 如申請專利範圍第1項所述之累增崩潰光偵測器 (APD)，其中該累增層(multiplication)為未參雜之矽層，
5 該飄移層(drift layer))為未參雜之矽層，且該遮蔽緩衝層 (field buffer layer)為p型或n型重摻雜之矽層。

11. 如申請專利範圍第1項所述之累增崩潰光偵測器 (APD)，其中該光吸收層為p型InGaAs，該飄移層(drift layer)為未參雜之InP，該遮蔽緩衝層(field buffer layer) 為
10 p型InAlAs，該累增層為未參雜InAlAs。

12. 如申請專利範圍第 4項所述之累增崩潰光偵測器 (APD)，其中該第一多層反射鏡組及一第二層反射鏡組為分佈式布拉格反射鏡。

13. 如申請專利範圍第 5項所述之累增崩潰光偵測
15 器 (APD)，其中該電洞弛張層為P⁺-Ge或P⁺-SiGe。

14. 如申請專利範圍第 3項所述之累增崩潰光偵測器 (APD)，其中該光入射方向與該光載子傳播平均方向垂直或近乎垂直。

15. 如申請專利範圍第 2、4或5項所述之累增崩潰光
20 偵測器 (APD)，其中該光入射方向與該光載子傳播平均方向平行或近乎平行。

16. 如申請專利範圍第1項所述之累增崩潰光偵測器 (APD)，其係以超真空化學氣相沈積UHV-CVD，低壓化學氣相沈積LP-CVD，或分子束磊晶MBE的方法形成。

17. 如申請專利範圍第1項所述之累增崩潰光偵測器 (APD)，其係以超真空化學氣相沈積UHV-CVD，低壓化學氣相沈積LP-CVD，或分子束磊晶MBE 的方法形成於SOI (Silicon On Insulator)基板上。

- 5 18. 如申請專利範圍第 3項所述之累增崩潰光偵測器 (APD)，其中該光吸收層，該累增層，該光波導包覆層係整合形成一光波導管，而其電極結構型成一電波導管。

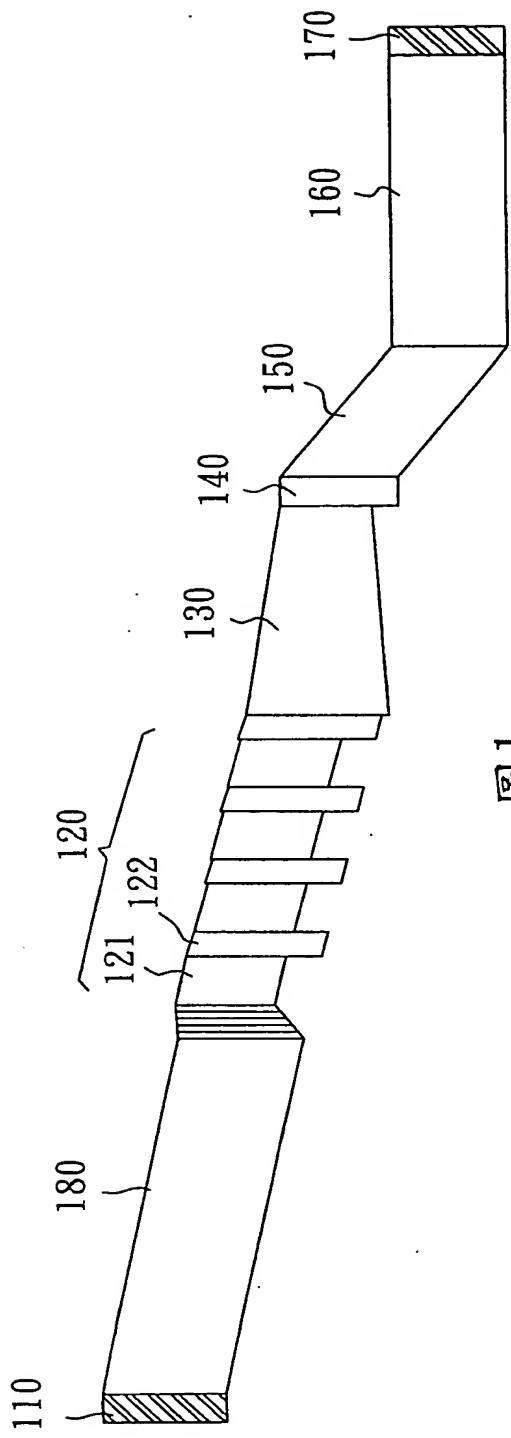


圖1

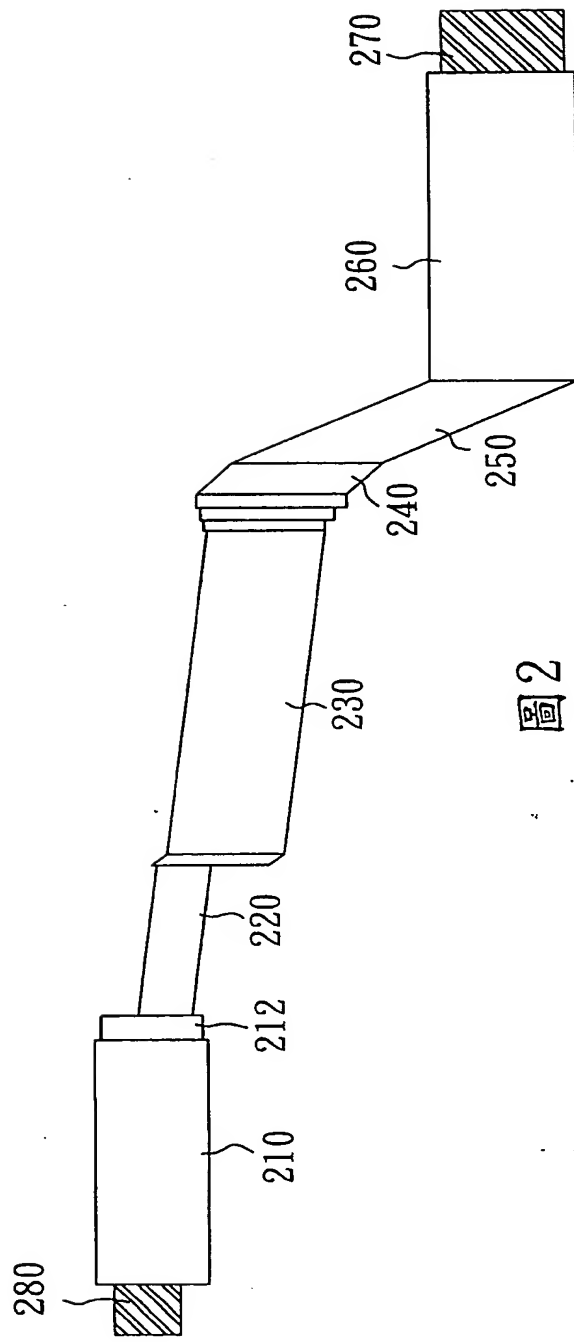


圖2

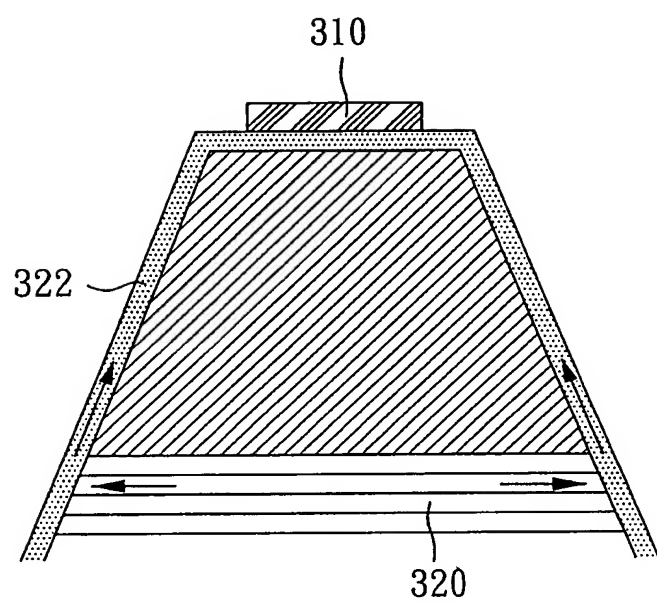


圖3

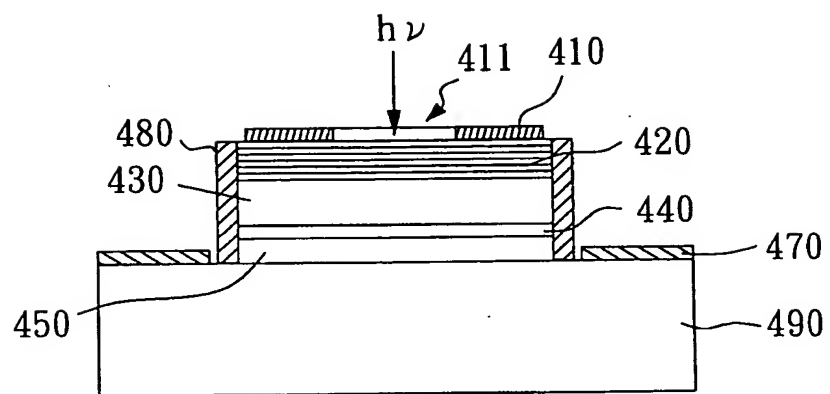


圖 4

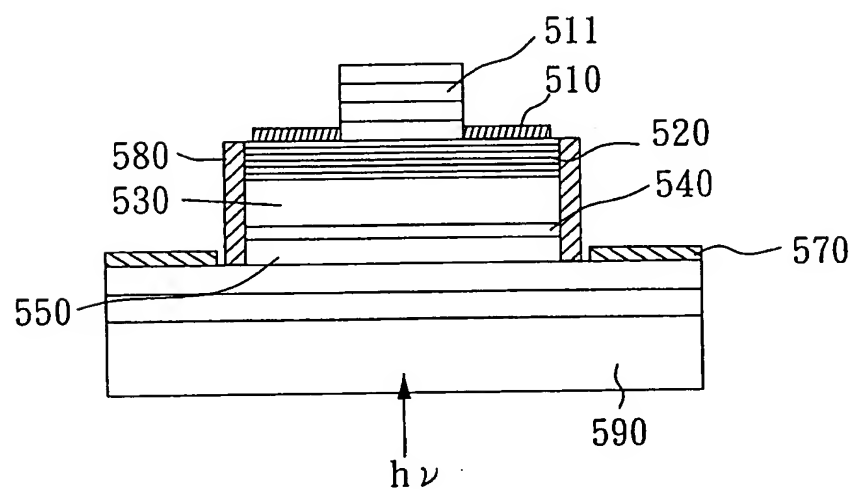


圖 5

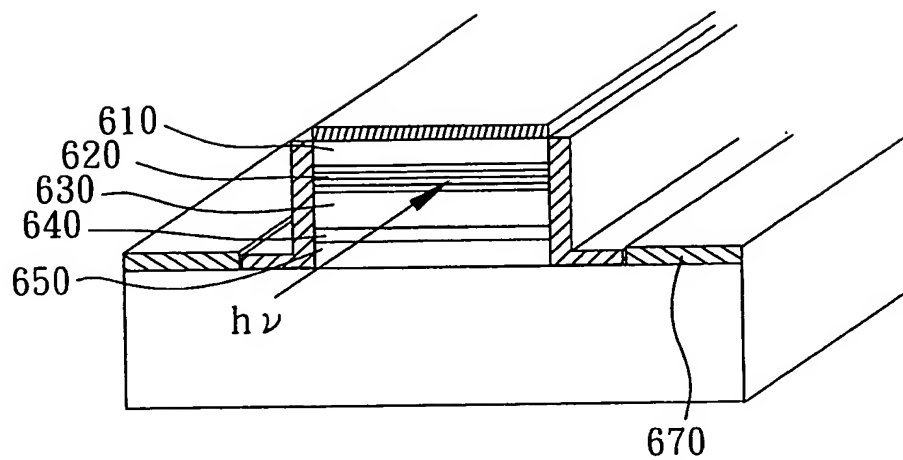


圖6

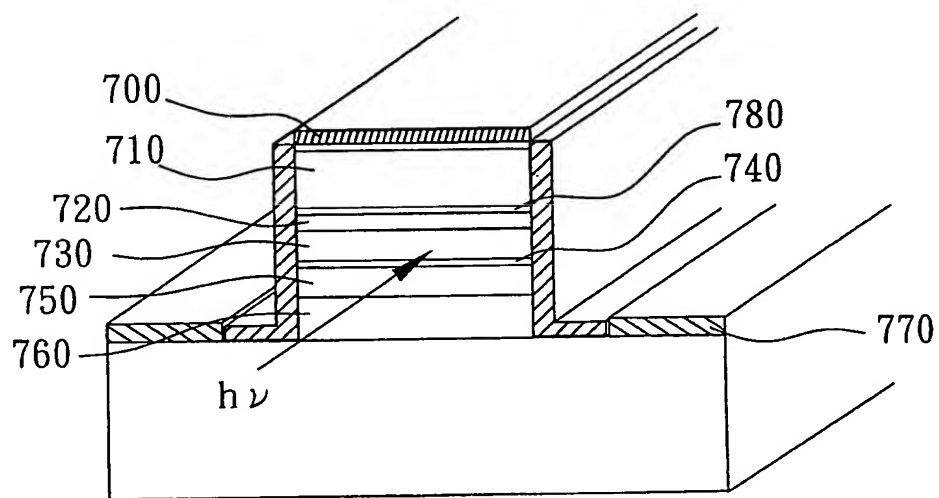


圖7

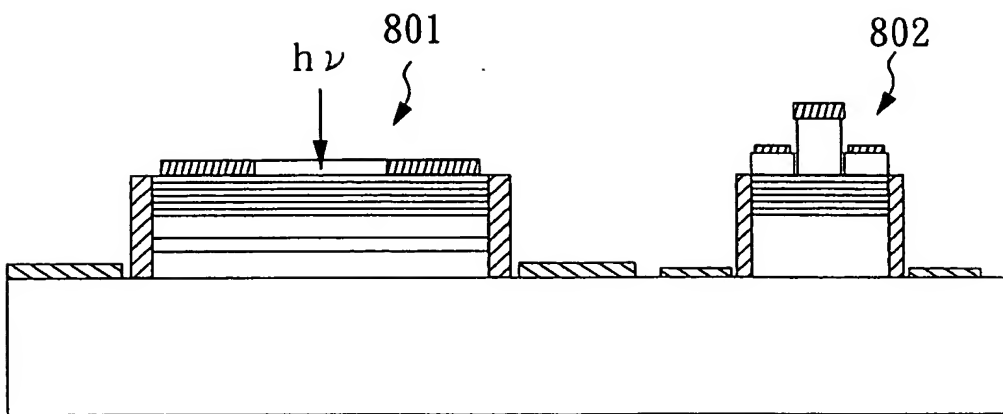


圖8

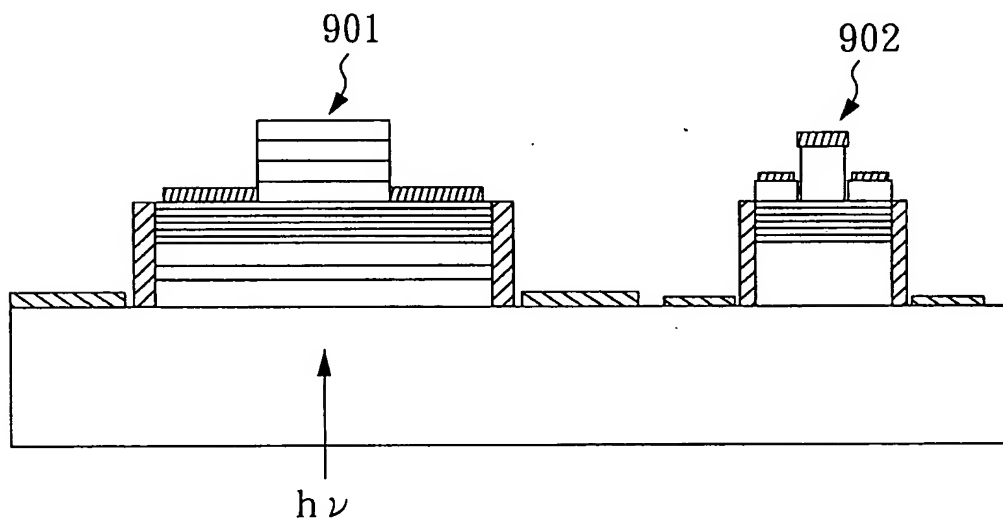


圖9